



별첨 사본은 아래 출원의 원본과 동일함을 증명함.

This is to certify that the following application annexed hereto
is a true copy from the records of the Korean Intellectual
Property Office.

출원 번호 : 10-2002-0046858 7032
Application Number

출원 년 월 일 : 2002년 08월 08일
Date of Application AUG 08, 2002

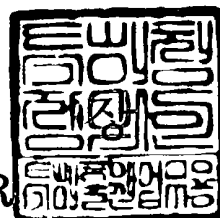
출원인 : 엘지.필립스 엘시디 주식회사
Applicant(s) LG.PHILIPS LCD CO., LTD.



2003 년 02 월 24 일

특 허 청

COMMISSIONER



【서지사항】

【서류명】 특허출원서
【권리구분】 특허
【수신처】 특허청장
【참조번호】 0004
【제출일자】 2002.08.08
【발명의 명칭】 액정표시장치의 구동방법 및 장치
【발명의 영문명칭】 Method and Apparatus For Driving Liquid Crystal Display
【출원인】
【명칭】 엘지 .필립스 엘시디 주식회사
【출원인코드】 1-1998-101865-5
【대리인】
【성명】 김영호
【대리인코드】 9-1998-000083-1
【포괄위임등록번호】 1999-001050-4
【발명자】
【성명의 국문표기】 함용성
【성명의 영문표기】 HAM, Young Sung
【주민등록번호】 660130-1037822
【우편번호】 431-840
【주소】 경기도 안양시 동안구 호계1동 957-5호 2층 201호
【국적】 KR
【취지】 특허법 제42조의 규정에 의하여 위와 같이 출원합니다. 대
리인 김영
호 (인)
【수수료】
【기본출원료】 20 면 29,000 원
【가산출원료】 30 면 30,000 원
【우선권주장료】 0 건 0 원
【심사청구료】 0 항 0 원
【합계】 59,000 원
【첨부서류】 1. 요약서·명세서(도면)_1통

【요약서】**【요약】**

본 발명은 메모리의 용량을 줄임과 아울러 화질을 향상시키시킴으로써 한 액정표시장치의 구동방법 및 장치에 관한 것이다.

본 발명에 따른 액정표시장치의 구동방법 및 장치는 소스 데이터의 비트수를 줄이고, 비트수가 줄어든 소스 데이터를 이전 프레임과 현재 프레임 사이에 비교하고 그 비교결과에 따라 미리 설정된 변조 데이터를 이용하여 소스 데이터를 변조하게 된다.

【대표도】

도 7

【명세서】**【발명의 명칭】**

액정표시장치의 구동방법 및 장치{Method and Apparatus For Driving Liquid Crystal Display}

【도면의 간단한 설명】

도 1은 통상의 액정표시장치에 있어서 데이터에 따른 휘도 변화를 나타내는 파형도이다.

도 2는 종래의 고속 구동방법에 있어서 데이터 변조에 따른 휘도 변화의 일례를 나타내는 파형도이다.

도 3은 8 비트 데이터에서 종래의 고속 구동방법의 일례를 나타내는 도면이다.

도 4는 종래의 고속 구동장치를 나타내는 블록도이다.

도 5는 본 발명의 제1 실시예에 따른 액정표시장치의 구동장치를 나타내는 블록도이다.

도 6은 도 5에 도시된 룩업 테이블의 변조 데이터 설정방법을 나타내는 도면이다.

도 7은 도 5에 도시된 비트변환기의 제어수순을 단계적으로 나타내는 흐름도이다.

도 8은 본 발명의 제2 실시예에 따른 액정표시장치의 구동장치를 나타내는 블록도이다.

도 9는 본 발명의 제3 실시예에 따른 액정표시장치의 구동장치를 나타내는 블록도이다.

도 10은 본 발명의 제4 실시예에 따른 액정표시장치의 구동장치를 나타내는 블록도이다.

도 11은 본 발명의 제5 실시예에 따른 액정표시장치의 구동장치를 나타내는 블록도이다.

도 12는 본 발명의 제6 실시예에 따른 액정표시장치의 구동장치를 나타내는 블록도이다.

도 13은 본 발명의 제5 및 제6 실시예에 있어서 n 비트에서 m 비트를 줄이기 위한 비트변환기의 제어수순을 단계적으로 나타내는 흐름도이다.

도 14는 8 비트 데이터를 6 비트 데이터로 변환하기 위한 비트변환기의 제어수순을 단계적으로 나타내는 흐름도이다.

< 도면의 주요 부분에 대한 부호의 설명 >

43,58,88,98,108,118,128 : 프레임 메모리

44,52,82,92,102,112,122 : 룩업 테이블

51,81,91,101,111,121 : 타이밍 컨트롤러

53,83,93,103,113,123 : 데이터 구동부

54,84,94,104,114,124 : 게이트 구동부

60,90,100,110,120,130 : 입력라인

59A,59B,89A,89B,99,109,119,129 : 비트변환기

41 : 하위 비트 버스라인

42 : 상위 비트 버스라인

55 : 데이터라인

56 : 게이트라인

57 : 액정패널

【발명의 상세한 설명】

【발명의 목적】

【발명이 속하는 기술분야 및 그 분야의 종래기술】

<26> 본 발명은 액정표시장치에 관한 것으로, 특히 메모리의 용량을 줄임과 아울러 화질을 향상시키시킴으로써 한 액정표시장치의 구동방법 및 장치에 관한 것이다.

<27> 통상적으로, 액정표시장치(Liquid Crystal Display)는 비디오신호에 따라 액정셀들의 광투과율을 조절하여 화상을 표시하게 된다. 액정셀마다 스위칭소자가 형성된 액티브 매트릭스(Active Matrix) 타입의 액정표시장치는 동영상 표시하기에 적합하다. 액티브 매트릭스 타입의 액정표시장치에 사용되는 스위칭소자로는 주로 박막트랜지스터(Thin Film Transistor; 이하 "TFT"라 함)가 이용되고 있다.

<28> 액정표시장치는 수학적식 1 및 2에서 알 수 있는 바, 액정의 고유한 점성과 탄성 등의 특성에 의해 응답속도가 느린 단점이 있다.

<29>

【수학적식 1】
$$\tau_r \propto \frac{\gamma d^2}{\Delta \epsilon |V_a^2 - V_F^2|}$$

<30> 여기서, τ_r 는 액정에 전압이 인가될 때의 라이징 타임(rising time)을, V_a 는 인가 전압을, V_F 는 액정분자가 경사운동을 시작하는 프리드릭 천이 전압(Freederick

Transition Voltage)을, d 는 액정 셀의 셀갭(cell gap)을, γ (gamma)는 액정분자의 회전점도(rotational viscosity)를 각각 의미한다.

<31>

$$\tau_f \propto \frac{\gamma d^2}{K}$$

【수학식 2】

<32>

여기서, τ_f 는 액정에 인가된 전압이 오프된 후 액정이 탄성 복원력에 의해 원위치로 복원되는 폴링타임(falling time)을, K 는 액정 고유의 탄성계수를 각각 의미한다.

<33>

TN 모드의 액정 응답속도는 액정 재료의 물성과 셀갭 등에 의해 달라질 수 있지만 통상, 라이징 타임이 20-80ms이고 폴링 타임이 20-30ms이다. 이러한 액정의 응답속도는 동영상의 한 프레임기간(NTSC : 16.67ms)보다 길기 때문에 도 1과 같이 액정셀에 충전되는 전압이 원하는 전압에 도달하기 전에 다음 프레임으로 진행되기 때문에 동영상에서 화면이 흐릿하게 되는 모션블러링(Motion Burring) 현상이 나타나게 된다.

<34>

도 1을 참조하면, 종래의 액정표시장치는 동영상 구현시 느린 응답속도로 인하여 한 레벨에서 다른 레벨로 데이터(VD)가 변할 때 그에 대응하는 표시 휘도(BL)가 원하는 휘도에 도달하지 못하게 되어 원하는 색과 휘도를 표현하지 못하게 된다. 그 결과, 액정표시장치는 동화상에서 모션 블러링 현상이 나타나게 되고, 명암비(Contrast ratio)의 저하로 인하여 표시품질이 떨어지게 된다.

<35>

이러한 액정표시장치의 느린 응답속도를 해결하기 위하여, 미국특허 제5,495,265호와 PCT 국제공개번호 WO 99/05567에는 록업 테이블을 이용하여 데이터의 변화여부에 따라 데이터를 변조하는 방안(이하, '고속구동'이라 한다)이 제안된 바 있다. 이 고속 구동방법은 도 2와 같은 원리로 데이터를 변조하게 된다.

<36> 도 2를 참조하면, 종래의 고속 구동방법은 입력 데이터(VD)를 변조하고 변조 데이터(MVD)를 액정셀에 인가하여 원하는 휘도(MBL)를 얻게 된다. 이 고속 구동방법은 한 프레임기간 내에 입력 데이터의 휘도값에 대응하여 원하는 휘도를 얻을 수 있도록 데이터의 변화여부를 기초하여 수학적 식 1에서 $|V_a^2 - V_F^2|$ 을 크게 하게 된다. 따라서, 고속 구동방법을 이용하는 액정표시장치는 액정의 늦은 응답속도를 데이터값의 변조로 보상하여 동화상에서 모션 블러링(Motion Burring) 현상을 완화시킴으로써 원하는 색과 휘도로 화상을 표시할 수 있게 된다.

<37> 다시 말하여, 고속 구동방법은 이전 프레임(Fn-1)과 현재 프레임(Fn) 각각의 최상위 비트 데이터(MSB)를 비교하여 최상위 비트 데이터(MSB) 간의 변화가 있으면, 룩업 테이블에서 해당되는 변조 데이터(Mdata)를 선택하여 도 3과 같이 변조하게 된다. 이러한 고속 구동방법은 하드웨어 구현시 메모리의 용량 부담을 줄이기 위하여, 상위 수 비트만을 변조하게 된다. 이렇게 구현된 고속 구동장치는 도 4와 같다.

<38> 도 4를 참조하면, 종래의 고속 구동장치는 상위 비트 버스라인(42)에 접속된 프레임 메모리(43)와, 상위 비트 버스라인(42)과 프레임 메모리(43)의 출력단자에 공통으로 접속된 룩업 테이블(44)을 구비한다.

<39> 프레임 메모리(43)는 최상위 비트 데이터(MSB)를 1 프레임기간 동안 저장하고 저장된 데이터를 룩업 테이블(44)에 공급하게 된다. 여기서, 최상위 비트 데이터(MSB)는 8비트의 소스 데이터(RGB Data In) 중에서 상위 4비트로 설정된다.

<40> 룩업 테이블(44)은 상위 비트 버스라인(42)으로부터 입력되는 현재 프레임(Fn)의 상위 비트 데이터(MSB)와 프레임 메모리(43)로부터 입력되는 이전 프레임(Fn-1)의 상위 비트 데이터(MSB)를 아래의 표 1과 같이 비교하고 그 비교결과에 대응하는 변조 데이터

(Mdata)를 선택하게 된다. 변조 데이터(Mdata)는 하위 비트 버스라인(41)으로부터의 하위 비트 데이터(LSB)와 가산되어 액정표시장치에 공급된다. 표 1은 이전 프레임(Fn-1)의 최상위 4 비트($2^4, 2^5, 2^6, 2^7$)와 현재 프레임(Fn)의 최상위 4 비트($2^4, 2^5, 2^6, 2^7$)를 비교하고 그 비교결과에 대응하는 변조 데이터(Mdata)를 선택하는 룩업 테이블(44)의 일례를 나타낸다.

<41> 최상위 비트 데이터(MSB)를 4 비트로 한정된 경우에, 고속 구동방법의 룩업테이블(44)은 아래의 표 1 및 표 2와 같이 구현된다.

<42> 【표 1】

구분	0	1	2	3	4	5	6	7	8	9	10	11	12	13	14	15
0	<u>0</u>	2	3	4	5	6	7	9	10	12	13	14	15	15	15	15
1	0	<u>1</u>	3	4	5	6	7	8	10	12	13	14	15	15	15	15
2	0	0	<u>2</u>	4	5	6	7	8	10	12	13	14	15	15	15	15
3	0	0	1	<u>3</u>	5	6	7	8	10	11	13	14	15	15	15	15
4	0	0	1	3	<u>4</u>	6	7	8	9	11	12	13	14	15	15	15
5	0	0	1	2	3	<u>5</u>	7	8	9	11	12	13	14	15	15	15
6	0	0	1	2	3	4	<u>6</u>	8	9	10	12	13	14	15	15	15
7	0	0	1	2	3	4	5	<u>7</u>	9	10	11	13	14	15	15	15
8	0	0	1	2	3	4	5	6	<u>8</u>	10	11	12	14	15	15	15
9	0	0	1	2	3	4	5	6	7	<u>9</u>	11	12	13	14	15	15
10	0	0	1	2	3	4	5	6	7	8	<u>10</u>	12	13	14	15	15
11	0	0	1	2	3	4	5	6	7	8	9	<u>11</u>	13	14	15	15
12	0	0	1	2	3	4	5	6	7	8	9	10	<u>12</u>	14	15	15
13	0	0	1	2	3	3	4	5	6	7	8	10	11	<u>13</u>	15	15
14	0	0	1	2	3	3	4	5	6	7	8	9	11	12	<u>14</u>	15
15	0	0	0	1	2	3	3	4	5	6	7	8	9	11	13	<u>15</u>

<43>



【표 2】

구분	0	16	32	48	64	80	96	112	128	144	160	176	192	208	224	240
0	<u>0</u>	32	48	64	80	96	112	144	160	192	208	224	240	240	240	240
16	0	<u>16</u>	48	64	80	96	112	128	160	192	208	224	240	240	240	240
32	0	0	<u>32</u>	64	80	96	112	128	160	192	208	224	240	240	240	240
48	0	0	16	<u>48</u>	80	96	112	128	160	176	208	224	240	240	240	240
64	0	0	16	48	<u>64</u>	96	112	128	144	176	192	208	224	240	240	240
80	0	0	16	32	48	<u>80</u>	112	128	144	176	192	208	224	240	240	240
96	0	0	16	32	48	64	<u>96</u>	128	144	160	192	208	224	240	240	240
112	0	0	16	32	48	64	80	<u>112</u>	144	160	176	208	224	240	240	240
128	0	0	16	32	48	64	80	96	<u>128</u>	160	176	192	224	240	240	240
144	0	0	16	32	48	64	80	96	112	<u>144</u>	176	192	208	224	240	240
160	0	0	16	32	48	64	80	96	112	128	<u>160</u>	192	208	224	240	240
176	0	0	16	32	48	64	80	96	112	128	144	<u>176</u>	208	224	240	240
192	0	0	16	32	48	64	80	96	112	128	144	160	<u>192</u>	224	240	240
208	0	0	16	32	48	48	64	80	96	112	128	160	176	<u>208</u>	240	240
224	0	0	16	32	48	48	64	80	96	112	128	144	176	192	<u>224</u>	240
240	0	0	0	16	32	48	48	64	80	96	112	128	144	176	208	<u>240</u>

<44> 표 1 및 표 2에 있어서, 좌측열은 이전 프레임(F_{n-1})의 데이터전압(VD_{n-1})이며, 최상측행은 현재 프레임(F_n)의 데이터전압(VD_n)이다. 표 1은 최상위 4 비트($2^0, 2^1, 2^2, 2^3$)를 10 진수로 표현한 룩업 테이블 정보이다. 표 2는 8 비트의 데이터 중에 최상위 4 비트의 가중치($2^4, 2^5, 2^6, 2^7$)를 적용한 경우의 룩업 테이블 정보이다.

<45> 이렇게 4 비트의 상위 비트 데이터(MSB) 만을 변조하는 이유는 룩업 테이블(44)의 메모리용량을 줄이기 위함이다.

<46> 그런데 메모리용량을 줄이기 위하여 룩업 테이블(44)이 4 비트 비교방식을 채택하면 계조간 변화가 선형적이지 못하고 도약이 발생하여 화질이 저하되는 문제점이 있다.

<47> 이러한 화질저하를 줄이기 위해서는 룩업 테이블(44)에 등재된 변조 데이터의 데이터폭이 충분히 커야 하고 입력되는 소스 데이터를 풀비트 예컨데, 8 비트 단위로 비교하여야 한다.



<48> 표 3은 변조 데이터(Mdata)가 8 비트이며 소스 데이터를 8 비트의 풀비트 단위로 비교하는 룩업 테이블의 일례이다.

<49> 【표 3】

	현재 프레임																								
	0	1	...	141	142	143	144	145	146	147	...	220	221	222	223	224	225	226	...	255					
이 전 프 레 임	1	1
	141	141	142	143	144	145	146	147	...	244	245	246	247	248	248	249	...	255					
	142	141	142	143	144	145	146	147	...	244	245	246	247	248	248	249	...	255					
	143	140	141	143	144	145	147	148	...	244	245	246	247	248	248	249	...	255					
	144	140	141	143	144	145	147	148	...	244	245	246	247	248	248	249	...	255					
	145	140	141	143	144	145	147	148	...	244	245	246	247	248	248	249	...	255					
	146	139	140	142	143	144	146	147	...	244	245	246	247	248	248	249	...	255					
					
	221	106	108	109	109	111	111	112	...	220	221	223	225	226	227	228	...	255					
	222	106	107	108	109	110	111	112	...	219	220	222	224	225	227	228	...	255					
	223	105	106	107	108	109	110	111	...	218	220	222	223	225	227	228	...	255					
	224	104	105	106	107	108	109	110	...	216	218	220	222	224	226	227	...	255					
	225	103	104	105	106	106	107	108	...	215	217	219	221	222	225	227	...	255					
	226	102	103	104	105	105	106	107	...	213	215	217	220	221	224	226	...	255					
					
	255	61	62	62	64	64	65	65	...	155	156	157	158	162	165	168	...	255					

<50> 이렇게 룩업 테이블이 풀비트인 8 비트 단위로 비교하고 룩업 테이블 내에 미리 저장된 변조 데이터(Mdata)가 8 비트인 경우에 계조값이 선형적으로 변하기 때문에 화질이 우수한 장점이 있는데 반하여, 메모리용량이 비약적으로 증대하는 단점이 있다. 예컨대, 룩업 테이블이 8 비트 단위로 비교하고 변조 데이터(Mdata)가 8 비트라면, 룩업 테이블의 메모리용량은 $65536 \times 8 = 524,000$ [bit]로 커지게 된다. 여기서, 좌변의 첫 번째 항 '65536'은 이전 프레임(F_{n-1})과 현재 프레임(F_n) 각각에서 8 비트의 소스 데이터 곱 (256×256)이며, 좌변의 두 번째 항 '8'은 룩업 테이블(44) 내에 등재된 변조 데이터의 데이터폭(8 비트)이다. 또한, 컬러구현을 위하여, 적, 녹 및 청색(RGB)을 고려하면 룩업 테이블의 메모리용량은 $65536 \times 8 \times 3 = 1,572,000$ bit에 이르게 된다. 따라서, 고속구동

을 위하여 룩업 테이블이 8 비트 비교방식을 채택하면 메모리용량의 증대에 따라 제조비용이 상승할뿐 아니라 칩사이즈가 커지게 된다.

【발명이 이루고자 하는 기술적 과제】

<51> 따라서, 본 발명의 목적은 메모리의 용량을 줄임과 아울러 화질을 향상시키시킴도 록 한 액정표시장치의 구동방법 및 장치를 제공함에 있다.

【발명의 구성 및 작용】

<52> 상기 목적을 달성하기 위하여, 본 발명에 따른 액정표시장치의 구동방법은 소스 데이터를 입력받는 단계와; 소스 데이터의 비트수를 줄이는 단계와; 비트수가 줄어든 소스 데이터를 이전 프레임과 현재 프레임 사이에 비교하고 그 비교결과에 따라 미리 설정된 변조 데이터를 선택하는 단계와; 선택된 변조 데이터를 이용하여 소스 데이터를 변조하는 단계를 포함한다.

<53> 본 발명에 따른 액정표시장치의 구동방법에 있어서, 상기 변조 데이터는 이전 프레임보다 현재 프레임에서 데이터 값이 증가하는 경우 현재 프레임의 데이터 값보다 더 크게 설정된 다수의 변조 데이터를 포함하는 데이터 밴드 내에서 최소값으로 설정된다.

<54> 본 발명에 따른 액정표시장치의 구동방법에 있어서, 상기 변조 데이터는 이전 프레임보다 현재 프레임에서 데이터 값이 감소하는 경우 현재 프레임의 데이터 값보다 더 작게 설정된 다수의 변조 데이터를 포함하는 데이터 밴드 내에서 최대값으로 설정된다.

- <55> 본 발명에 따른 액정표시장치의 구동방법에 있어서, 상기 소스 데이터를 변조하는 단계는 이전 프레임과 현재 프레임 사이에 데이터값이 동일하면 현재 프레임의 데이터로써 소스 데이터를 변조한다.
- <56> 본 발명에 따른 액정표시장치의 구동방법은 비트수가 줄어든 소스 데이터를 한 프레임기간 동안 지연시키는 단계를 더 포함한다.
- <57> 본 발명에 따른 액정표시장치의 구동장치는 소스 데이터를 입력받는 입력라인과; 소스 데이터의 비트수를 줄이는 비트변환기와; 비트수가 줄어든 소스 데이터를 이전 프레임과 현재 프레임 사이에 비교하고 그 비교결과에 따라 미리 설정된 변조 데이터를 이용하여 소스 데이터를 변조하는 변조기를 구비한다.
- <58> 본 발명에 따른 액정표시장치의 구동장치에 있어서, 상기 변조 데이터는 이전 프레임보다 현재 프레임에서 데이터 값이 증가하는 경우 현재 프레임의 데이터 값보다 더 크게 설정된 다수의 변조 데이터를 포함하는 데이터 밴드 내에서 최소값으로 설정된다.
- <59> 본 발명에 따른 액정표시장치의 구동장치에 있어서, 상기 변조 데이터는 이전 프레임보다 현재 프레임에서 데이터 값이 감소하는 경우 현재 프레임의 데이터 값보다 더 작게 설정된 다수의 변조 데이터를 포함하는 데이터 밴드 내에서 최대값으로 설정된다.
- <60> 본 발명에 따른 액정표시장치의 구동장치의 변조기는 이전 프레임과 현재 프레임 사이에 데이터값이 동일하면 현재 프레임의 데이터로써 소스 데이터를 변조한다.
- <61> 본 발명에 따른 액정표시장치의 구동장치의 변조기는 비트수가 줄어든 소스 데이터를 한 프레임기간 동안 지연시키는 프레임 메모리와; 비트수가 줄어든 소스 데이터를 이

전 프레임과 현재 프레임 사이에 비교하고 그 비교결과에 따라 미리 설정된 변조 데이터를 선택하는 록업테이블을 구비한다.

<62> 본 발명에 따른 액정표시장치의 구동장치의 비트변환기는 프레임 메모리와 록업테이블의 입력단에 접속되는 것을 특징으로 한다.

<63> 본 발명에 따른 액정표시장치의 구동방법 및 장치에 있어서, 상기 소스 데이터는 8 비트 데이터이며; 상기 비트수가 줄어든 소스 데이터는 7 비트 데이터인 것을 특징으로 한다.

<64> 상기 목적 외에 본 발명의 다른 목적 및 특징들은 첨부한 도면들을 참조한 실시예의 설명을 통하여 명백하게 드러나게 될 것이다.

<65> 이하, 도 5 내지 도 14를 참조하여 본 발명의 바람직한 실시예에 대하여 설명하기로 한다.

<66> 도 5를 참조하면, 본 발명의 제1 실시예에 따른 액정표시장치의 구동장치는 데이터라인(55)과 게이트라인(56)이 교차되며 그 교차부에 액정셀(C1c)을 구동하기 위한 TFT가 형성된 액정패널(57)과, 액정패널(57)의 데이터라인(55)에 데이터를 공급하기 위한 데이터 구동부(53)와, 액정패널(57)의 게이트라인(56)에 스캔펄스를 공급하기 위한 게이트 구동부(54)와, 입력라인(60)에 접속된 프레임 메모리(58)와, 데이터를 변조하기 위한 록업테이블(52)과, 입력라인(60)과 록업테이블(52) 사이에 설치된 제1 비트변환기(59A)와, 프레임 메모리(58)와 록업테이블(52) 사이에 설치된 제2 비트변환기(59B)와, 록업테이블(52)과 데이터 구동부(53) 사이에 접속된 타이밍 컨트롤러(51)를 구비한다.

<67> 액정패널(57)은 두 장의 유리기판 사이에 액정이 주입되며, 그 하부 유리기판 상에 데이터라인들(55)과 게이트라인들(56)이 상호 직교되도록 형성된다. 데이터라인들(55)과 게이트라인들(56)의 교차부에 형성된 TFT는 게이트라인(56)으로부터의 스캔펄스에 응답하여 데이터라인들(55) 상의 데이터를 액정셀(C1c)에 공급하게 된다. 이를 위하여, TFT의 게이트전극은 게이트라인(56)에 접속되며, 소스전극은 데이터라인(55)에 접속된다. 그리고 TFT의 드레인전극은 액정셀(C1c)의 화소전극에 접속된다.

<68> 데이터 구동부(53)는 데이터 제어신호(DDC)의 도트클럭을 샘플링하기 위한 쉬프트 레지스터, 데이터를 일시저장하기 위한 레지스터, 쉬프트레지스터로부터의 클럭신호에 응답하여 데이터를 1 라인분씩 저장하고 저장된 1 라인분의 데이터를 동시에 출력하기 위한 래치, 래치로부터의 디지털 데이터값에 대응하여 정극성/부극성의 감마전압을 선택하기 위한 디지털/아날로그 변환기, 정극성/부극성 감마전압에 의해 변환된 아날로그 데이터가 공급되는 데이터라인(55)을 선택하기 위한 멀티플렉서 및 멀티플렉서와 데이터라인 사이에 접속된 출력버퍼 등으로 구성된다. 이 데이터 구동부(53)는 룩업테이블(52)에 의해 변조된 적(R), 녹(G) 및 청(B) 색의 변조된 데이터(Mdata)를 입력 받고 그 데이터(Mdata)를 타이밍 컨트롤러(51)로부터의 데이터 제어신호(DDC)에 응답하여 액정패널(57)의 데이터라인들(55)에 공급하게 된다.

<69> 게이트 구동부(54)는 타이밍 컨트롤러(51)로부터의 게이트 제어신호(GDC)에 응답하여 스캔펄스를 순차적으로 발생하는 쉬프트 레지스터와, 스캔펄스의 전압을 액정셀(C1c)의 구동에 적합한 레벨로 쉬프트 시키기 위한 레벨 쉬프터 등으로 구성된다.

- <70> 록업테이블(52)은 현재 프레임(Fn)과 이전 프레임(Fn-1) 사이에 7 비트 단위로 데이터를 비교하고 그 비교 결과에 대응하는 변조 데이터(Mdata)를 선택하게 된다. 록업테이블(52)에 대한 상세한 설명은 후술하기로 한다.
- <71> 타이밍 콘트롤러(51)는 수직/수평 동기신호(V,H)와 메인클럭(MCLK)을 이용하여 게이트 구동부(54)를 제어하기 위한 게이트 제어신호(GDC)와 데이터 구동부(53)를 제어하기 위한 데이터 제어신호(DDC)를 발생한다. 그리고 타이밍 콘트롤러(51)는 록업테이블(52)에 의해 선택된 변조 데이터(Mdata)를 입력받고, 그 변조 데이터를(Mdata)를 데이터 구동부(53)에 공급하게 된다.
- <72> 프레임 메모리(58)는 입력라인(60)으로부터의 데이터를 1 프레임 기간 동안 저장하고 저장된 데이터(RGB)를 제2 비트변환기(59B)에 공급한다.
- <73> 한편, 입력라인(60)과 프레임 메모리(58) 사이에는 데이터 버스를 줄이기 위하여 LVDS(Low Voltage Differential Signaling) 방식, TMDS(Transition Minimized Differential Signaling) 방식, RSDS 방식 등의 인터페이스방식을 채택한 인터페이스회로가 설치될 수 있다.
- <74> 제1 비트변환기(59A)는 입력라인(60)으로부터 공급되는 8 비트단위의 현재 프레임 데이터를 7 비트 데이터로 변환하여 록업테이블(52)에 공급하는 역할을 하게 된다. 제2 비트변환기(59B)는 프레임 메모리(58)로부터 공급되는 8 비트단위의 이전 프레임 데이터를 7 비트 데이터로 변환하여 록업테이블(52)에 공급하는 역할을 하게 된다. 이러한 비트변환기들(59A,59B)에 대한 상세한 설명은 후술하기로 한다.

<75> 룩업 테이블(52)에 등재된 변조 데이터(Mdata)는 아래의 관계식 ① 내지 ③과 같은 고속 구동 조건을 만족하게 된다.

$$<76> \quad V_{Dn} < V_{Dn-1} \quad \text{--->} \quad MVDn < V_{Dn} \quad \text{-----} \quad \textcircled{1}$$

$$<77> \quad V_{Dn} = V_{Dn-1} \quad \text{--->} \quad MVDn = V_{Dn}, \quad \text{-----} \quad \textcircled{2}$$

$$<78> \quad V_{Dn} > V_{Dn-1} \quad \text{--->} \quad MVDn > V_{Dn}, \quad \text{-----} \quad \textcircled{3}$$

<79> 관계식 ① 내지 ③에 있어서, V_{Dn-1} 은 이전 프레임의 데이터전압, V_{Dn} 은 현재 프레임의 데이터전압, 그리고 $MVDn$ 은 변조 데이터 전압을 각각 나타낸다.

<80> 표 4 및 표 5는 룩업 테이블(52)의 일례를 나타낸다. 표 4는 표 3의 룩업 테이블에서 소스 데이터를 7 비트 데이터로 변환하고 관계식 ①을 만족하는 소정의 변조 데이터 밴드 중에서 최소값을 선택하고 관계식 ③을 만족하는 소정의 변조 데이터 밴드에서 최대값으로 그 변조 데이터 밴드의 변조 데이터값들을 치환한 것이다. 즉, 표 2에서 소스 데이터가 7 비트로 변하는 것에 대응하여 관계식 ①과 관계식 ③을 만족하는 변조 데이터들은 상/하/좌/우 네 개의 변조 데이터들 중에서 언더슈트에 해당하는 변조 데이터로써 나머지 세 개의 변조 데이터값들이 치환된다. 실험적으로 밝혀진 바에 의하면, 고속구동시 미리 설정된 최적의 변조 데이터보다 다소 낮은 값으로써 소스 데이터를 변조하는 경우에 관찰자가 느끼는 주관적인 화질에 거의 영향이 없지만 최적의 변조 데이터보다 높은 값으로써 소스 데이터를 변조하면 관찰자가 느끼는 화상의 휘도가 급변하게 된다. 따라서, 소스 데이터의 비트수가 줄어드는 것에 대응하여 고속구동효과를 유지하면서 소정의 변조 데이터에서 언더슈트에 해당하는 값으로써 변조 데이터를 치환함으로

써 변조 데이터의 수를 1/4로 줄이게된다. 표 5는 표 4에서 소스 데이터가 2 개씩 동일한 경우에 하나를 취하여 표 3의 룩업 테이블을 재구성한 것이다.

<81> 【표 4】

		현재 프레임																				
이 전 프 레 임	0	1	...	71	71	72	72	73	73	74	...	110	111	111	112	112	113	113	...	128		
	1	1		
	71	141	142	144	144	146	146	149	...	244	245	245	247	247	248	248	...	255		
	71	141	142	144	144	146	146	149	...	244	245	245	247	247	248	248	...	255		
	72	141	141	143	144	145	145	148	...	244	245	245	247	247	248	248	...	255		
	72	141	141	143	144	145	145	148	...	244	245	245	247	247	248	248	...	255		
	73	141	141	144	144	145	147	148	...	244	245	245	247	247	248	248	...	255		
	73	141	141	144	144	144	146	147	...	244	245	245	247	247	248	248	...	255		
	111	108	108	109	109	111	111	112	...	220	221	223	224	224	227	227	...	254		
	111	108	108	109	109	111	111	112	...	219	220	222	224	224	227	227	...	254		
112	106	106	108	108	110	110	111	...	219	222	222	223	225	226	226	...	254			
112	106	106	108	108	110	110	110	...	216	222	222	222	224	226	226	...	254			
113	104	104	106	106	107	107	108	...	216	219	219	222	222	225	227	...	254			
113	104	104	106	106	107	107	107	...	214	219	219	222	222	224	226	...	254			
128	62	62	64	64	65	65	66	...	155	157	157	162	162	168	168	...	255			

<82> 표 3 및 표 4를 비교하면, 룩업 테이블(52)에 있어서 관계식 ①을 만족하는 종래의 소밴드 '106,108,106,107'은 도 6과 같이 언더슈트값 즉, 최대값 (108,108,108,108)로 변환된다. 또한, 룩업 테이블(52)에 있어서 관계식 ③을 만족하는 종래의 소밴드 '144,145,144,145'는 도 6과 같이 언더슈트값 즉, 최소값 (144,144,144,144)로 변환된다.

<83>



【표 5】

	현재 프레임													
이전 프레임	0	1 ...	71	72	73	74 ...	110	111	112	113 ...	128			
	1	1			
			
	71	141	144	146	149 ...	244	245	247	248 ...	255		
	72	141	143	145	148 ...	244	245	247	248 ...	255		
	73	141	144	145	148 ...	244	245	247	248 ...	255		
		
	111	108	109	111	112 ...	220	221	224	227 ...	254		
	112	106	108	110	111 ...	219	222	223	226 ...	254		
	113	104	106	107	108 ...	216	219	222	225 ...	254		
...			
128	62	64	65	66 ...	155	157	162	168 ...	255			

<84> 제1 및 제2 비트변환기들(59A,59B) 각각은 도 7과 같은 제어수순에 따라 비트수를 변환하게 된다.

<85> 도 7을 참조하면, 제1 및 제2 비트변환기들(59A,59B) 각각은 먼저, 입력라인(60)이나 프레임 메모리(58)로부터 입력되는 8 비트의 소스 데이터를 읽게 된다.(S1 단계) 8 비트의 소스 데이터값이 짝수이면, 제1 및 제2 비트변환기들(59A,59B) 각각은 그 짝수 데이터를 '2'로 나누어 7 비트로 변환한 다음(S2 및 S4 단계), 7 비트 소스 데이터를 '2'로 나뉘어진 데이터를 룩업테이블(52)에 공급하게 된다.

<86> S1 단계에서 8 비트의 소스 데이터값이 홀수이면, 제1 및 제2 비트 변환기들(59A,59B) 각각은 그 홀수 데이터에서 '1'을 감하여 짝수 데이터로 변환한다.(S2 및 S3 단계) 이어서, 제1 및 제2 비트 변환기들(59A,59B) 각각은 변환된 8 비트 짝수 데이터를 '2'로 나누어 7 비트 데이터로 변환하고, 변환된 7 비트 데이터를 룩업테이블(52)에 공급하게 된다.

- <87> 예컨대, 8 비트의 소스 데이터값이 '128'이면, 제1 및 제2 비트변환기(59A, 59B)에 의해 그 값은 '64'로 변환되고 8 비트의 소스 데이터값이 '129'이면 제1 및 제2 비트변환기(59A, 59B)에 의해 그 값은 '64'로 변환된다. 따라서, 8 비트의 소스 데이터를 7 비트의 소스 데이터로 변환하는 경우에 제1 및 제2 비트변환기(59A, 59B)는 인접한 짝수 소스 데이터와 홀수 소스 데이터를 7 비트로 표현 가능한 값의 범위 내에서 동일한 값으로 변환하게 된다.
- <88> 도 8은 본 발명의 제2 실시예에 따른 액정표시장치의 구동장치를 나타낸다.
- <89> 도 8을 참조하면, 본 발명의 제2 실시예에 따른 액정표시장치의 구동장치는 데이터 라인(55)과 게이트라인(56)이 교차되며 그 교차부에 액정셀(C1c)을 구동하기 위한 TFT가 형성된 액정패널(57)과, 액정패널(57)의 데이터라인(55)에 데이터를 공급하기 위한 데이터 구동부(83)와, 액정패널(57)의 게이트라인(56)에 스캔펄스를 공급하기 위한 게이트 구동부(84)와, 데이터(RGB)와 동기신호(H/V) 및 메인클럭신호(MCLK)가 입력되는 타이밍 콘트롤러(81)와, 타이밍 콘트롤러(81)와 데이터 구동부(83) 사이에 접속된 프레임 메모리(88), 비트 변환기들(89A, 89B) 및 룩업테이블(82)을 구비한다.
- <90> 액정패널(57)에 대하여는 도 5에 도시된 그 것과 실질적으로 동일하므로 동일한 번호를 붙이고 상세한 설명을 생략하기로 한다.
- <91> 데이터 구동부(83)는 데이터 제어신호(DDC)의 도트클럭을 샘플링하기 위한 쉬프트 레지스터, 데이터를 일시저장하기 위한 레지스터, 쉬프트레지스터로부터의 클럭신호에 응답하여 데이터를 1 라인분씩 저장하고 저장된 1 라인분의 데이터를 동시에 출력하기 위한 래치, 래치로부터의 디지털 데이터값에 대응하여 정극성/부극성의 감마전압을 선택하기 위한 디지털/아날로그 변환기, 정극성/부극성 감마전압에 의해 변환된 아날로그 데

이터가 공급되는 데이터라인(55)을 선택하기 위한 멀티플렉서 및 멀티플렉서와 데이터라인 사이에 접속된 출력버퍼 등으로 구성된다. 이 데이터 구동부(83)는 룩업테이블(82)에 의해 변조된 적(R), 녹(G) 및 청(B) 색의 변조된 데이터(Mdata)를 입력 받고 그 데이터(Mdata)를 타이밍 콘트롤러(81)로부터의 데이터 제어신호(DDC)에 응답하여 액정패널(57)의 데이터라인들(55)에 공급하게 된다.

<92> 게이트 구동부(84)는 타이밍 콘트롤러(81)로부터의 게이트 제어신호(GDC)에 응답하여 스캔펄스를 순차적으로 발생하는 쉬프트 레지스터와, 스캔펄스의 전압을 액정셀(Clc)의 구동에 적합한 레벨로 쉬프트 시키기 위한 레벨 쉬프터 등으로 구성된다.

<93> 타이밍 콘트롤러(81)는 수직/수평 동기신호(V,H)와 메인클럭(MCLK)을 이용하여 게이트 구동부(84)를 제어하기 위한 게이트 제어신호(GDC)와 데이터 구동부(83)를 제어하기 위한 데이터 제어신호(DDC)를 발생한다. 그리고 타이밍 콘트롤러(81)는 입력라인으로부터의 데이터(RGB)를 1채널 또는 2채널 방식으로 재정렬하여 프레임 메모리(88)와 제1 비트변환기(89A)에 공급한다. 타이밍 콘트롤러(81)가 기수 RGB 데이터와 우수 RGB 데이터를 동시에 출력하는 2채널 방식을 채널할 경우에 하나의 RGB 데이터를 출력하는 1채널 방식에 비하여 구동 주파수를 낮출 수 있다.

<94> 프레임 메모리(88)는 타이밍 콘트롤러(81)로부터의 데이터를 1 프레임 기간 동안 저장하고 저장된 데이터(RGB)를 제2 비트변환기(89B)에 공급한다.

<95> 제1 비트변환기(89A)는 타이밍 콘트롤러(81)로부터 공급되는 8 비트 단위의 현재 프레임 데이터를 도 7과 같은 알고리즘을 이용하여 7 비트의 소스 데이터로 변환하고 변환된 7 비트의 소스 데이터를 룩업테이블(82)에 공급하는 역할을 하게 된다. 제2 비트 변환기(89B)는 프레임 메모리(88)로부터 공급되는 8 비트 단위의 이전 프레임 데이터를

7 비트의 소스 데이터로 변환하고 변환된 7 비트의 소스 데이터를 룩업테이블(82)에 공급하는 역할을 하게 된다.

<96> 룩업테이블(82)은 비트변환기들(89A,89B)과 데이터 구동부(83) 사이에 접속되어 현재 프레임(Fn)과 이전 프레임(Fn-1) 사이에 7 비트 단위로 데이터를 비교하고 그 비교 결과에 대응하는 변조 데이터(Mdata)를 선택하게 된다. 이 룩업테이블(82)은 표 2, 표 3 및 도 6과 같아 소스 데이터의 비트수가 줄어드는 것에 대응하여 변조 데이터의 수를 줄일 때, 관계식 ① 및 ③의 경우에 소정의 데이터 밴드에서 언더슈트값으로 다른 값들을 치환하게 된다.

<97> 입력라인(90)과 타이밍 콘트롤러(81) 사이에는 데이터 버斯拉인을 줄이기 위하여 LVDS 방식, TMDS 방식, RSDS 방식 등의 인터페이스방식을 채택한 인터페이스회로가 설치될 수 있다.

<98> 본 발명의 제1 및 제2 실시예에 따른 액정표시장치의 구동장치에 있어서 액정표시장치의 해상도가 1024×768이라 할 때, 입력라인을 통해 입력되는 입력 데이터의 데이터폭, 룩업테이블(52,82)로부터 출력되는 출력 데이터의 데이터폭, 룩업테이블(52,82)의 메모리용량, 프레임 메모리(58,88)의 메모리용량을 종래의 8 비트 고속구동방식과 비교하면 아래의 표 6과 같다.

<99>

【표 6】

구분	입력 데이터의 데이터폭	룩업 테이블의 메모리 용량	프레임 메모리의 메모리 용량	출력 데이터의 데이터폭
종래의 8 비트 고속 구동방식	8[bit]	소스테이터의 어드레스수 : $2^8 \times 2^8 = 2^{16}$ 변조 데이터의 데이터폭 : 8 $\rightarrow 2^{16} \times 8 = 0.52[\text{Mbit}]$	화소수 : $1024 \times 768 \times 3(\text{RGB})$ 데이터폭 : 8 $\rightarrow 18.87[\text{Mbit}]$	8[bit]
본 발명의 제1 및 제2 실시예	8[bit]	소스테이터의 어드레스수 : $2^7 \times 2^7 = 2^{14}$ 변조 데이터의 데이터폭 : 8 $\rightarrow 2^{14} \times 8 = 0.13[\text{Mbit}]$	화소수 : $1024 \times 768 \times 3(\text{RGB})$ 데이터폭 : 8 $\rightarrow 18.87[\text{Mbit}]$	8[bit]

<100> 표 6에서 알 수 있는 바, 본 발명의 제1 및 제2 실시예에 따른 액정표시장치의 구동장치는 룩업 테이블(52,82)의 메모리 용량이 0.13[Mbit]로 줄어들게 되며, 적, 녹 및 청색(RGB)을 고려한다 하더라도 룩업 테이블의 메모리용량이 0.39[Mbit]에 불과하다.

<101> 도 9는 본 발명의 제3 실시예에 따른 액정표시장치의 구동장치를 나타낸다.

<102> 도 9를 참조하면, 본 발명의 제3 실시예에 따른 액정표시장치의 구동장치는 데이터 라인(55)과 게이트라인(56)이 교차되며 그 교차부에 액정셀(C1c)을 구동하기 위한 TFT가 형성된 액정패널(57)과, 액정패널(57)의 데이터라인(55)에 데이터를 공급하기 위한 데이터 구동부(93)와, 액정패널(57)의 게이트라인(56)에 스캔펄스를 공급하기 위한 게이트 구동부(94)와, 데이터 구동부(93) 및 게이트 구동부(94)를 제어하기 위한 타이밍 콘트롤러(91)와, 입력라인(100)과 타이밍 콘트롤러(91) 사이에 접속된 비트변환기(99), 프레임 메모리(98) 및 룩업테이블(92)을 구비한다.

<103> 데이터 구동부(93)는 데이터 제어신호(DDC)의 도트클럭을 샘플링하기 위한 쉬프트 레지스터, 데이터를 일시저장하기 위한 레지스터, 쉬프트레지스터로부터의 클럭신호에

응답하여 데이터를 1 라인분씩 저장하고 저장된 1 라인분의 데이터를 동시에 출력하기 위한 래치, 래치로부터의 디지털 데이터값에 대응하여 정극성/부극성의 감마전압을 선택하기 위한 디지털/아날로그 변환기, 정극성/부극성 감마전압에 의해 변환된 아날로그 데이터가 공급되는 데이터라인(55)을 선택하기 위한 멀티플렉서 및 멀티플렉서와 데이터라인 사이에 접속된 출력버퍼 등으로 구성된다. 이 데이터 구동부(93)는 룩업테이블(92)에 의해 변조된 적(R), 녹(G) 및 청(B) 색의 변조된 데이터(Mdata)를 입력 받고 그 데이터(Mdata)를 타이밍 콘트롤러(91)로부터의 데이터 제어신호(DDC)에 응답하여 액정패널(57)의 데이터라인들(55)에 공급하게 된다.

<104> 게이트 구동부(94)는 타이밍 콘트롤러(91)로부터의 게이트 제어신호(GDC)에 응답하여 스캔펄스를 순차적으로 발생하는 쉬프트 레지스터와, 스캔펄스의 전압을 액정셀(Clc)의 구동에 적합한 레벨로 쉬프트 시키기 위한 레벨 쉬프터 등으로 구성된다.

<105> 룩업테이블(92)은 현재 프레임(Fn)과 이전 프레임(Fn-1) 사이에 7 비트 단위로 데이터를 비교하고 그 비교 결과에 대응하는 변조 데이터(Mdata)를 선택하게 된다. 이 룩업테이블(92)은 표 2, 표 3 및 도 6과 같이 소스 데이터의 비트수가 줄어드는 것에 대응하여 변조 데이터의 수를 줄일 때, 관계식 ① 및 ③의 경우에 소정의 데이터 밴드에서 언더슈트값으로 다른 값들을 치환하게 된다.

<106> 타이밍 콘트롤러(91)는 수직/수평 동기신호(V,H)와 메인클럭(MCLK)을 이용하여 게이트 구동부(94)를 제어하기 위한 게이트 제어신호(GDC)와 데이터 구동부(93)를 제어하기 위한 데이터 제어신호(DDC)를 발생한다. 그리고 타이밍 콘트롤러(91)는 룩업테이블(92)에 의해 선택된 변조 데이터(Mdata)를 입력받고, 그 변조 데이터를(Mdata)를 데이터 구동부(93)에 공급하게 된다.

- <107> 비트변환기(99)는 입력라인(100)으로부터 입력되는 8 비트 데이터를 도 7과 같은 알고리즘을 이용하여 7 비트 데이터로 변환하고 변환된 7 비트 데이터를 현재 프레임 데이터로써 룩업테이블(92)과 프레임 메모리(98)에 공급하는 역할을 하게 된다.
- <108> 프레임 메모리(98)는 비트변환기(99)로부터의 7 비트 데이터를 1 프레임 기간 동안 저장하고 저장된 데이터(RGB)를 이전 프레임 데이터로써 룩업테이블(92)에 공급한다.
- <109> 입력라인(100)과 비트변환기(99) 사이에는 데이터 버스를 줄이기 위하여 LVDS 방식, TMDS 방식, RSDS 방식 등의 인터페이스방식을 채택한 인터페이스회로가 설치될 수 있다.
- <110> 도 10은 본 발명의 제4 실시예에 따른 액정표시장치의 구동장치를 나타낸다.
- <111> 도 10을 참조하면, 본 발명의 제4 실시예에 따른 액정표시장치의 구동장치는 데이터라인(55)과 게이트라인(56)이 교차되며 그 교차부에 액정셀(C1c)을 구동하기 위한 TFT가 형성된 액정패널(57)과, 액정패널(57)의 데이터라인(55)에 데이터를 공급하기 위한 데이터 구동부(103)와, 액정패널(57)의 게이트라인(56)에 스캔펄스를 공급하기 위한 게이트 구동부(104)와, 데이터(RGB)와 동기신호(H/V) 및 메인클럭신호(MCLK)가 입력되는 타이밍 콘트롤러(101)와, 타이밍 콘트롤러(101)와 데이터 구동부(103) 사이에 접속된 비트변환기(109), 프레임 메모리(108) 및 룩업테이블(102)을 구비한다.
- <112> 데이터 구동부(103)는 데이터 제어신호(DDC)의 도트클럭을 샘플링하기 위한 쉬프트 레지스터, 데이터를 일시저장하기 위한 레지스터, 쉬프트레지스터로부터의 클럭신호에 응답하여 데이터를 1 라인분씩 저장하고 저장된 1 라인분의 데이터를 동시에 출력하기 위한 래치, 래치로부터의 디지털 데이터값에 대응하여 정극성/부극성의 감마전압을 선택

하기 위한 디지털/아날로그 변환기, 정극성/부극성 감마전압에 의해 변환된 아날로그 데이터가 공급되는 데이터라인(55)을 선택하기 위한 멀티플렉서 및 멀티플렉서와 데이터라인 사이에 접속된 출력버퍼 등으로 구성된다. 이 데이터 구동부(103)는 룩업테이블(102)에 의해 변조된 적(R), 녹(G) 및 청(B) 색의 변조된 데이터(Mdata)를 입력 받고 그 데이터(Mdata)를 타이밍 콘트롤러(101)로부터의 데이터 제어신호(DDC)에 응답하여 액정 패널(57)의 데이터라인들(55)에 공급하게 된다.

<113> 게이트 구동부(104)는 타이밍 콘트롤러(101)로부터의 게이트 제어신호(GDC)에 응답하여 스캔펄스를 순차적으로 발생하는 쉬프트 레지스터와, 스캔펄스의 전압을 액정셀(Clc)의 구동에 적합한 레벨로 쉬프트 시키기 위한 레벨 쉬프터 등으로 구성된다.

<114> 타이밍 콘트롤러(101)는 수직/수평 동기신호(V,H)와 메인클럭(MCLK)을 이용하여 게이트 구동부(104)를 제어하기 위한 게이트 제어신호(GDC)와 데이터 구동부(103)를 제어하기 위한 데이터 제어신호(DDC)를 발생한다. 그리고 타이밍 콘트롤러(101)는 입력라인(110)으로부터의 데이터(RGB)를 1채널 또는 2채널 방식으로 재정렬하여 비트변환기(109)에 공급한다.

<115> 비트변환기(109)는 타이밍 콘트롤러(101)로부터 공급되는 8 비트 데이터를 도 7과 같은 알고리즘을 이용하여 7 비트의 소스 데이터로 변환하고 변환된 7 비트 데이터를 프레임 메모리(108) 및 룩업테이블(102)에 공급하게 된다.

<116> 프레임 메모리(108)는 비트 변환기(109)로부터의 7 비트 데이터를 1 프레임 기간 동안 저장하고 저장된 7 비트 데이터를 이전 프레임 데이터로써 룩업테이블(102)에 공급한다.

<117> 룩업테이블(102)은 비트변환기(109)와 프레임 메모리(108) 및 데이터 구동부(103) 사이에 접속되어 현재 프레임(Fn)과 이전 프레임(Fn-1) 사이에 7 비트 단위로 데이터를 비교하고 그 비교 결과에 대응하는 변조 데이터(Mdata)를 선택하게 된다. 이 룩업테이블(102)은 표 2, 표 3 및 도 6과 같이 소스 데이터의 비트수가 줄어드는 것에 대응하여 변조 데이터의 수를 줄일 때, 관계식 ① 및 ③의 경우에 소정의 데이터 밴드에서 언더슈트값으로 다른 값들을 치환하게 된다.

<118> 입력라인(110)과 타이밍 컨트롤러(101) 사이에는 데이터 버斯拉인을 줄이기 위하여 LVDS 방식, TMDS 방식, RSDS 방식 등의 인터페이스방식을 채택한 인터페이스회로가 설치될 수 있다.

<119> 본 발명의 제3 및 제4 실시예에 따른 액정표시장치의 구동장치에 있어서 액정표시장치의 해상도가 1024×768이라 할 때, 입력라인을 통해 입력되는 입력 데이터의 데이터폭, 룩업테이블(92,102)로부터 출력되는 출력 데이터의 데이터폭, 룩업테이블(92,102)의 메모리용량, 프레임 메모리(98,108)의 메모리용량을 종래의 8 비트 고속구동방식과 비교하면 아래의 표 7과 같다.

<120>

【표 7】

구분	입력 데이터의 데이터폭	룩업 테이블의 메모리 용량	프레임 메모리의 메모리 용량	출력 데이터의 데이터폭
종래의 8 비트 고속 구동방식	8[bit]	소스데이터의 어드레스수 : $2^8 \times 2^8 = 2^{16}$ 변조 데이터의 데이터폭 : 8 $\rightarrow 2^{16} \times 8 = 0.52[\text{Mbit}]$	화소수 : $1024 \times 68 \times 3(\text{RGB})$ 데이터폭 : 8 $\rightarrow 18.87[\text{Mbit}]$	8[bit]
본 발명의 제3 및 제4 실시예	8[bit]	소스데이터의 어드레스수 : $2^7 \times 2^7 = 2^{14}$ 변조 데이터의 데이터폭 : 8 $\rightarrow 2^{14} \times 8 = 0.13[\text{Mbit}]$	화소수 : $1024 \times 68 \times 3(\text{RGB})$ 데이터폭 : 7 $\rightarrow 16.52[\text{Mbit}]$	8[bit]

<121> 표 7에서 알 수 있는 바, 본 발명의 제3 및 제4 실시예에 따른 액정표시장치의 구동장치는 룩업 테이블(92,102)의 메모리 용량이 0.13[Mbit]로 줄어들뿐 아니라, 프레임 메모리(98,108)에 입력되는 데이터의 비트수가 7비트로 줄어들게 되므로 프레임 메모리(98,108)의 메모리 용량이 16.52[Mbit]로 줄어들게 된다.

<122> 본 발명의 제3 및 제4 실시예에서 프레임 메모리의 메모리 용량을 줄이기 위하여 프레임 메모리의 전단에 비트변환기를 설치하는 방안은 본 발명의 제1 및 제2 실시예에도 적용될 수 있음은 물론이다.

<123> 도 11은 본 발명의 제5 실시예에 따른 액정표시장치의 구동장치를 나타낸다.

<124> 도 11을 참조하면, 본 발명의 제5 실시예에 따른 액정표시장치의 구동장치는 데이터라인(55)과 게이트라인(56)이 교차되며 그 교차부에 액정셀(C1c)을 구동하기 위한 TFT가 형성된 액정패널(57)과, 액정패널(57)의 데이터라인(55)에 데이터를 공급하기 위한 데이터 구동부(113)와, 액정패널(57)의 게이트라인(56)에 스캔펄스를 공급하기 위한 게이트 구동부(114)와, 데이터 구동부(113) 및 게이트 구동부(114)를 제어하기 위한 타이

밍 콘트롤러(111)와, 입력라인(120)으로부터의 n 비트 데이터를 $n-m$ 비트 데이터로 변환하기 위한 비트변환기(119)와, 비트변환기(119)와 타이밍 콘트롤러(111) 사이에 접속된 프레임 메모리(118) 및 룩업테이블(112)을 구비한다.

<125> 데이터 구동부(113)는 데이터 제어신호(DDC)의 도트클럭을 샘플링하기 위한 쉬프트 레지스터, 데이터를 일시저장하기 위한 레지스터, 쉬프트레지스터로부터의 클럭신호에 응답하여 데이터를 1 라인분씩 저장하고 저장된 1 라인분의 데이터를 동시에 출력하기 위한 래치, 래치로부터의 디지털 데이터값에 대응하여 정극성/부극성의 감마전압을 선택하기 위한 디지털/아날로그 변환기, 정극성/부극성 감마전압에 의해 변환된 아날로그 데이터가 공급되는 데이터라인(55)을 선택하기 위한 멀티플렉서 및 멀티플렉서와 데이터라인 사이에 접속된 출력버퍼 등으로 구성된다. 이 데이터 구동부(113)는 룩업테이블(112)에 의해 변조된 적(R), 녹(G) 및 청(B) 색의 변조된 데이터(Mdata)를 입력 받고 그 데이터(Mdata)를 타이밍 콘트롤러(111)로부터의 데이터 제어신호(DDC)에 응답하여 액정 패널(57)의 데이터라인들(55)에 공급하게 된다.

<126> 게이트 구동부(114)는 타이밍 콘트롤러(111)로부터의 게이트 제어신호(GDC)에 응답하여 스캔펄스를 순차적으로 발생하는 쉬프트 레지스터와, 스캔펄스의 전압을 액정셀(C1c)의 구동에 적합한 레벨로 쉬프트 시키기 위한 레벨 쉬프터 등으로 구성된다.

<127> 룩업테이블(112)은 현재 프레임(F_n)과 이전 프레임(F_{n-1}) 사이에 $n-m$ (단, m 은 n 보다 작은 양의 정수) 비트 단위로 데이터를 비교하고 그 비교 결과에 대응하는 변조 데이터(Mdata)를 선택하게 된다. 이 룩업테이블(112)에 저장된 변조 데이터들은 관계식 ① 내지 ③을 만족하는 값으로써 실험적으로 결정된다.

<128> 타이밍 콘트롤러(111)는 수직/수평 동기신호(V,H)와 메인클럭(MCLK)을 이용하여 게이트 구동부(114)를 제어하기 위한 게이트 제어신호(GDC)와 데이터 구동부(113)를 제어하기 위한 데이터 제어신호(DDC)를 발생한다. 그리고 타이밍 콘트롤러(111)는 룩업테이블(112)에 의해 선택된 변조 데이터(Mdata)를 입력받고, 그 변조 데이터를(Mdata)를 데이터 구동부(113)에 공급하게 된다.

<129> 비트변환기(119)는 입력라인(120)으로부터 입력되는 n 비트 데이터를 $n-m$ 비트 데이터로 변환하고 변환된 $n-m$ 비트 데이터를 현재 프레임 데이터로써 룩업테이블(112)과 프레임 메모리(118)에 공급하는 역할을 하게 된다. n 은 0보다 크고 m 보다 큰 양의 정수로써 예컨데, 현재 액정표시장치의 입력 데이터 비트로써 상용되고 있는 '6' 또는 '8'이 될 수 있다. 이 비트변환기(119)에 대한 상세한 설명은 도 13을 결부하여 후술하기로 한다.

<130> 프레임 메모리(118)는 비트변환기(119)로부터의 $n-m$ 비트 데이터를 1 프레임 기간 동안 저장하고 저장된 데이터를 이전 프레임 데이터로써 룩업테이블(112)에 공급한다.

<131> 입력라인(120)과 비트변환기(119) 사이에는 데이터 버스를 줄이기 위하여 LVDS 방식, TMDS 방식, RSDS 방식 등의 인터페이스방식을 채택한 인터페이스회로가 설치될 수 있다.

<132> 도 12는 본 발명의 제6 실시예에 따른 액정표시장치의 구동장치를 나타낸다.

<133> 도 12를 참조하면, 본 발명의 제6 실시예에 따른 액정표시장치의 구동장치는 데이터라인(55)과 게이트라인(56)이 교차되며 그 교차부에 액정셀(Clc)을 구동하기 위한 TFT가 형성된 액정패널(57)과, 액정패널(57)의 데이터라인(55)에 데이터를 공급하기 위한

데이터 구동부(123)와, 액정패널(57)의 게이트라인(56)에 스캔펄스를 공급하기 위한 게이트 구동부(124)와, 데이터(RGB)와 동기신호(H/V) 및 메인클럭신호(MCLK)가 입력되는 타이밍 콘트롤러(121)와, 타이밍 콘트롤러(121)로부터의 n 비트 데이터를 n-m 비트 데이터로 변환하기 위한 비트변환기(129)와, 비트변환기(129)와 데이터 구동부(123) 사이에 접속된 프레임 메모리(128) 및 룩업테이블(122)을 구비한다.

<134> 데이터 구동부(123)는 데이터 제어신호(DDC)의 도트클럭을 샘플링하기 위한 쉬프트 레지스터, 데이터를 일시저장하기 위한 레지스터, 쉬프트레지스터로부터의 클럭신호에 응답하여 데이터를 1 라인분씩 저장하고 저장된 1 라인분의 데이터를 동시에 출력하기 위한 래치, 래치로부터의 디지털 데이터값에 대응하여 정극성/부극성의 감마전압을 선택하기 위한 디지털/아날로그 변환기, 정극성/부극성 감마전압에 의해 변환된 아날로그 데이터가 공급되는 데이터라인(55)을 선택하기 위한 멀티플렉서 및 멀티플렉서와 데이터라인 사이에 접속된 출력버퍼 등으로 구성된다. 이 데이터 구동부(123)는 룩업테이블(122)에 의해 변조된 적(R), 녹(G) 및 청(B) 색의 변조된 데이터(Mdata)를 입력 받고 그 데이터(Mdata)를 타이밍 콘트롤러(121)로부터의 데이터 제어신호(DDC)에 응답하여 액정패널(57)의 데이터라인들(55)에 공급하게 된다.

<135> 게이트 구동부(124)는 타이밍 콘트롤러(121)로부터의 게이트 제어신호(GDC)에 응답하여 스캔펄스를 순차적으로 발생하는 쉬프트 레지스터와, 스캔펄스의 전압을 액정셀(Clc)의 구동에 적합한 레벨로 쉬프트 시키기 위한 레벨 쉬프터 등으로 구성된다.

<136> 타이밍 콘트롤러(121)는 수직/수평 동기신호(V,H)와 메인클럭(MCLK)을 이용하여 게이트 구동부(124)를 제어하기 위한 게이트 제어신호(GDC)와 데이터 구동부(123)를 제어하기 위한 데이터 제어신호(DDC)를 발생한다. 그리고 타이밍 콘트롤러(121)는

입력라인(130)으로부터의 데이터(RGB)를 1채널 또는 2채널 방식으로 재정렬하여 비트변환기(129)에 공급한다.

<137> 비트변환기(129)는 타이밍 컨트롤러(121)로부터 공급되는 n 비트 데이터를 $n-m$ 비트 데이터로 변환하고 변환된 $n-m$ 비트 데이터를 프레임 메모리(128)와 룩업테이블(122)에 공급하게 된다. n 은 0보다 크고 n 보다 큰 양의 정수로서 예컨데, 현재 액정표시장치의 입력 데이터 비트로서 상용되고 있는 '6' 또는 '8'이 될 수 있다. 이 비트변환기(129)에 대한 상세한 설명은 도 13을 결부하여 후술하기로 한다.

<138> 프레임 메모리(128)는 비트 변환기(129)로부터의 $n-m$ 비트 데이터를 1 프레임 기간 동안 저장하고 저장된 $n-m$ 비트 데이터를 이전 프레임 데이터로서 룩업테이블(122)에 공급한다.

<139> 룩업테이블(122)은 비트변환기(129)와 프레임 메모리(128) 및 데이터 구동부(123) 사이에 접속되어 현재 프레임(F_n)과 이전 프레임(F_{n-1}) 사이에 $n-m$ 비트 단위로 데이터를 비교하고 그 비교 결과에 대응하는 변조 데이터(Mdata)를 선택하게 된다. 이 룩업테이블(122)에 저장된 변조 데이터들은 관계식 ① 내지 ③을 만족하는 값으로써 실험적으로 결정된다.

<140> 입력라인(130)과 타이밍 컨트롤러(121) 사이에는 데이터 버스를 줄이기 위하여 LVDS 방식, TMDS 방식, RSDS 방식 등의 인터페이스방식을 채택한 인터페이스회로가 설치될 수 있다.

<141> 도 13은 본 발명의 제5 및 제6 실시예에 있어서 n 비트에서 m 비트를 줄이기 위한 비트변환기(119, 129)의 제어수순을 단계적으로 나타낸다.

<142> 도 13을 참조하면, 비트변환기(119,129)는 n 비트 데이터를 입력받아 그 데이터를 2^m 으로 나누게 된다.(S132 및 S132 단계) 이어서, 비트변환기(119,129)는 나뉘어진 값에서 소수부를 반올림 처리하여 정수화한다.(S133 단계) 그리고 비트변환기(119,129)는 정수화된 데이터를 프레임 메모리(118,128)와 룩업테이블(112,122)에 공급한다.

<143> 입력 데이터의 비트수 ' n '이 '8'이고 줄이고자하는 비트수 ' m '이 '2'라 할 때, 도 14와 같이 비트변환기(119,129)는 8 비트 데이터를 $2^2=4$ 로 나누고 그 결과값을 정수화한다음, 정수화된 데이터를 출력한다.(S141 내지 S144 단계) 예컨대, 8 비트의 소스 데이터값이 '129'이면, 비트변환기(118,128)는 그 데이터 값을 '4'로 나누고, 그 결과값 '32.25'를 정수화하고 6 비트 데이터 '32'를 출력하게 된다.(S144 단계)

<144> 8 비트 데이터를 6 비트 데이터로 변환하여 프레임 메모리(118,128)와 룩업테이블(112,122)에 입력하는 경우의 룩업테이블(112,122)과 프레임 메모리(118,128)의 메모리 용량은 아래의 표 8과 같이 각각 0.032 Mbit와 14.16 Mbit로 줄어들게 된다.

<145> 【표 8】

구분	입력 데이터의 데이터폭	룩업 테이블의 메모리 용량	프레임 메모리의 메모리 용량	출력 데이터의 데이터폭
종래의 8 비트 고속 구동방식	8[bit]	소스데이터의 어드레스수 : $2^8 \times 8 = 2^{16}$ 변조 데이터의 데이터폭 : 8 $\rightarrow 2^{16} \times 8 = 0.52[\text{Mbit}]$	화소수 : $1024 \times 768 \times 3(\text{RGB})$ 데이터폭 : 8 $\rightarrow 18.87[\text{Mbit}]$	8[bit]
8 비트 데이터를 6 비트 데이터로 변환하여 프레임 메모리와 룩업 테이블에 입력하는 경우	6[bit]	소스데이터의 어드레스수 : $2^6 \times 8 = 2^{12}$ 변조 데이터의 데이터폭 : 8 $\rightarrow 2^{12} \times 8 = 0.032[\text{Mbit}]$	화소수 : $1024 \times 768 \times 3(\text{RGB})$ 데이터폭 : 6 $\rightarrow 14.16[\text{Mbit}]$	6[bit]

<146> 전술한 실시예들에 있어서, 타이밍 컨트롤러(51,81,91,101,111,121), 비트변환기(59A,59B,89A,89B,99,109,119,129) 및 룩업테이블(52,82,92,102,112,122)는 단일 패키지로 집적화되어 원칩화될 수 있다. 또한, 타이밍 컨트롤러(51,81,91,101,111,121), 비트변환기(59A,59B,89A,89B,99,109,119,129) 및 룩업테이블(52,82,92,102,112,122)에 더하여 프레임 메모리(58,88,98,108,118,128)는 단일 패키지로 집적화되어 원칩화될 수 있다.

【발명의 효과】

<147> 상술한 바와 같이, 본 발명에 따른 액정표시장치의 구동방법 및 장치는 룩업 테이블과 프레임 메모리에 입력되는 데이터의 비트수를 줄임으로써 룩업 테이블과 프레임 메모리의 메모리 용량을 줄임으로써 칩사이즈를 줄이고 코스트를 저감할 수 있게 된다. 나아가, 본 발명에 따른 액정표시장치의 구동방법 및 장치는 고속 구동 방식의 변조 데이터로써 입력 데이터를 변조함으로써 화질을 향상시킬 수 있게 된다. 더 나아가, 본 발명에 따른 액정표시장치의 구동장치는 타이밍 컨트롤러, 룩업 테이블, 비트변환기 등이 단일 칩으로 원칩화됨으로써 회로 구성을 단순하게 함은 물론이거니와 인쇄회로보드(Printed Circuit Board : PCB) 상에 형성되는 버스라인 수를 줄이고 고주파 노이즈와 전자기방해(electromagnetic interference : EMI)를 줄일 수 있게 된다.

<148> 이상 설명한 내용을 통해 당업자라면 본 발명의 기술사상을 일탈하지 아니하는 범위에서 다양한 변경 및 수정이 가능함을 알 수 있을 것이다. 예를 들어, 데이터 변조부는 룩업테이블 이외에도 프로그램과 이를 실행하기 위한 마이크로 프로세서 등과 같은 다른 형태로도 구현될 수 있다. 또한, 본 발명에 따른 기술적 사상은 데이터 변조가 필

요한 모든 분야 예를 들면, 통신, 광미디어, 액정표시장치 이외의 다른 디지털 평판 표시장치 등에 적용될 수 있을 것이다. 또한, 실시예에서는 입력라인을 통하여 입력되는 데이터를 8비트로 가정하여 룩업 테이블을 7 비트 비교방식과 8 비트 변조 데이터를 선택하는 방식으로 설명되었지만, 입력라인을 통하여 입력되는 데이터가 6 비트인 경우에 룩업 테이블을 5 비트로 비교하고 변조 데이터를 6 비트로 설정할 수도 있을 것이다. 따라서, 본 발명의 기술적 범위는 명세서의 상세한 설명에 기재된 내용으로 한정되는 것이 아니라 특허 청구의 범위에 의해 정하여져야만 할 것이다.

【특허청구범위】**【청구항 1】**

소스 데이터를 입력받는 단계와;

상기 소스 데이터의 비트수를 줄이는 단계와;

상기 비트수가 줄어든 소스 데이터를 이전 프레임과 현재 프레임 사이에 비교하고
그 비교결과에 따라 미리 설정된 변조 데이터를 선택하는 단계와;

상기 선택된 변조 데이터를 이용하여 상기 소스 데이터를 변조하는 단계를 포함하
는 것을 특징으로 하는 액정표시장치의 구동방법.

【청구항 2】

제 1 항에 있어서,

상기 변조 데이터는 상기 이전 프레임보다 상기 현재 프레임에서 데이터 값이 증가
하는 경우 현재 프레임의 데이터 값보다 더 크게 설정된 다수의 변조 데이터를 포함하는
데이터 밴드 내에서 최소값으로 설정되는 것을 특징으로 하는 액정표시장치의 구동방법

【청구항 3】

제 1 항에 있어서,

상기 변조 데이터는 상기 이전 프레임보다 상기 현재 프레임에서 데이터 값이 감소
하는 경우 현재 프레임의 데이터 값보다 더 작게 설정된 다수의 변조 데이터를 포함하는
데이터 밴드 내에서 최대값으로 설정되는 것을 특징으로 하는 액정표시장치의 구동방법

【청구항 4】

제 1 항에 있어서,

상기 소스 데이터를 변조하는 단계는,

상기 이전 프레임과 상기 현재 프레임 사이에 데이터값이 동일하면 상기 현재 프레임의 데이터로써 상기 소스 데이터를 변조하는 것을 특징으로 하는 액정표시장치의 구동 방법.

【청구항 5】

제 1 항에 있어서,

상기 비트수가 줄어든 소스 데이터를 한 프레임기간 동안 지연시키는 단계를 더 포함하는 것을 특징으로 하는 액정표시장치의 구동방법.

【청구항 6】

제 5 항에 있어서,

상기 소스 데이터는 8 비트 데이터이며;

상기 비트수가 줄어든 소스 데이터는 7 비트 데이터인 것을 특징으로 하는 액정표시장치의 구동방법.

【청구항 7】

소스 데이터를 입력받는 입력라인과;

상기 소스 데이터의 비트수를 줄이는 비트변환기와;

상기 비트수가 줄어든 소스 데이터를 이전 프레임과 현재 프레임 사이에 비교하고 그 비교결과에 따라 미리 설정된 변조 데이터를 이용하여 상기 소스 데이터를 변조하는 변조기를 구비하는 것을 특징으로 하는 액정표시장치의 구동장치.

【청구항 8】

제 7 항에 있어서,

상기 변조 데이터는 상기 이전 프레임보다 상기 현재 프레임에서 데이터 값이 증가하는 경우 현재 프레임의 데이터 값보다 더 크게 설정된 다수의 변조 데이터를 포함하는 데이터 밴드 내에서 최소값으로 설정되는 것을 특징으로 하는 액정표시장치의 구동장치

【청구항 9】

제 7 항에 있어서,

상기 변조 데이터는 상기 이전 프레임보다 상기 현재 프레임에서 데이터 값이 감소하는 경우 현재 프레임의 데이터 값보다 더 작게 설정된 다수의 변조 데이터를 포함하는 데이터 밴드 내에서 최대값으로 설정되는 것을 특징으로 하는 액정표시장치의 구동장치

【청구항 10】

제 7 항에 있어서,

상기 변조기는 상기 이전 프레임과 상기 현재 프레임 사이에 데이터값이 동일하면 상기 현재 프레임의 데이터로써 상기 소스 데이터를 변조하는 것을 특징으로 하는 액정표시장치의 구동장치.

【청구항 11】

제 7 항에 있어서,

상기 변조기는,

상기 비트수가 줄어든 소스 데이터를 한 프레임기간 동안 지연시키는 프레임 메모리와;

상기 비트수가 줄어든 소스 데이터를 이전 프레임과 현재 프레임 사이에 비교하고 그 비교결과에 따라 미리 설정된 변조 데이터를 선택하는 룩업테이블을 구비하는 것을 특징으로 하는 액정표시장치의 구동장치.

【청구항 12】

제 11 항에 있어서,

상기 비트변환기는 상기 프레임 메모리와 상기 룩업테이블의 입력단에 접속되는 것을 특징으로 하는 액정표시장치의 구동장치.

【청구항 13】

제 7 항에 있어서,

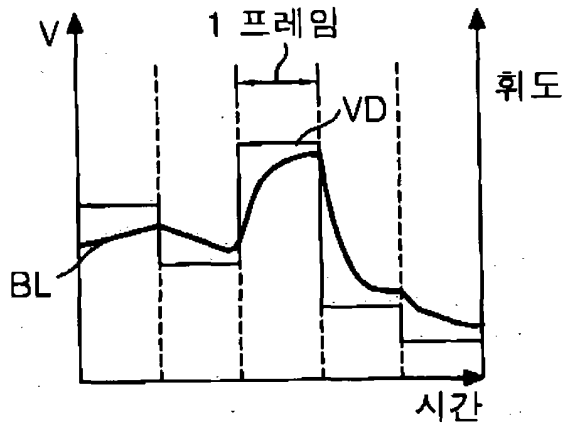
상기 소스 데이터는 8 비트 데이터이며;

상기 비트수가 줄어든 소스 데이터는 7 비트 데이터인 것을 특징으로 하는 액정표시장치의 구동장치.

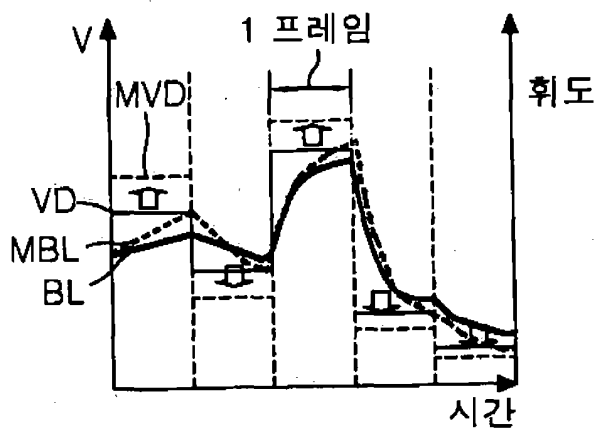


【도면】

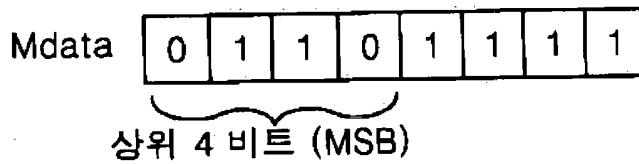
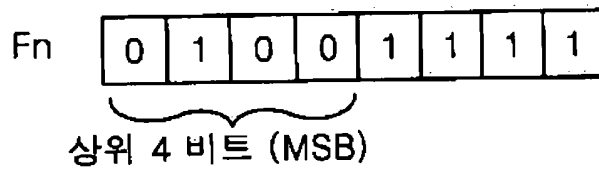
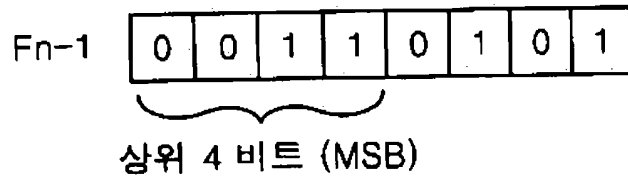
【도 1】



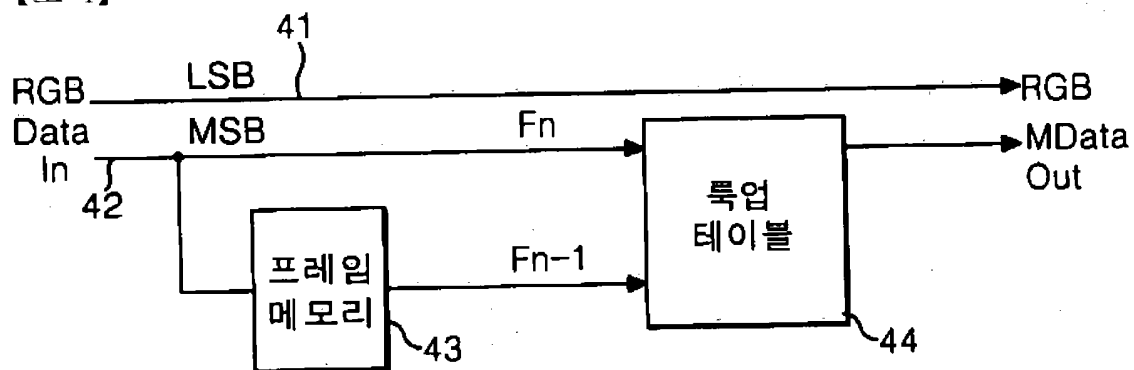
【도 2】



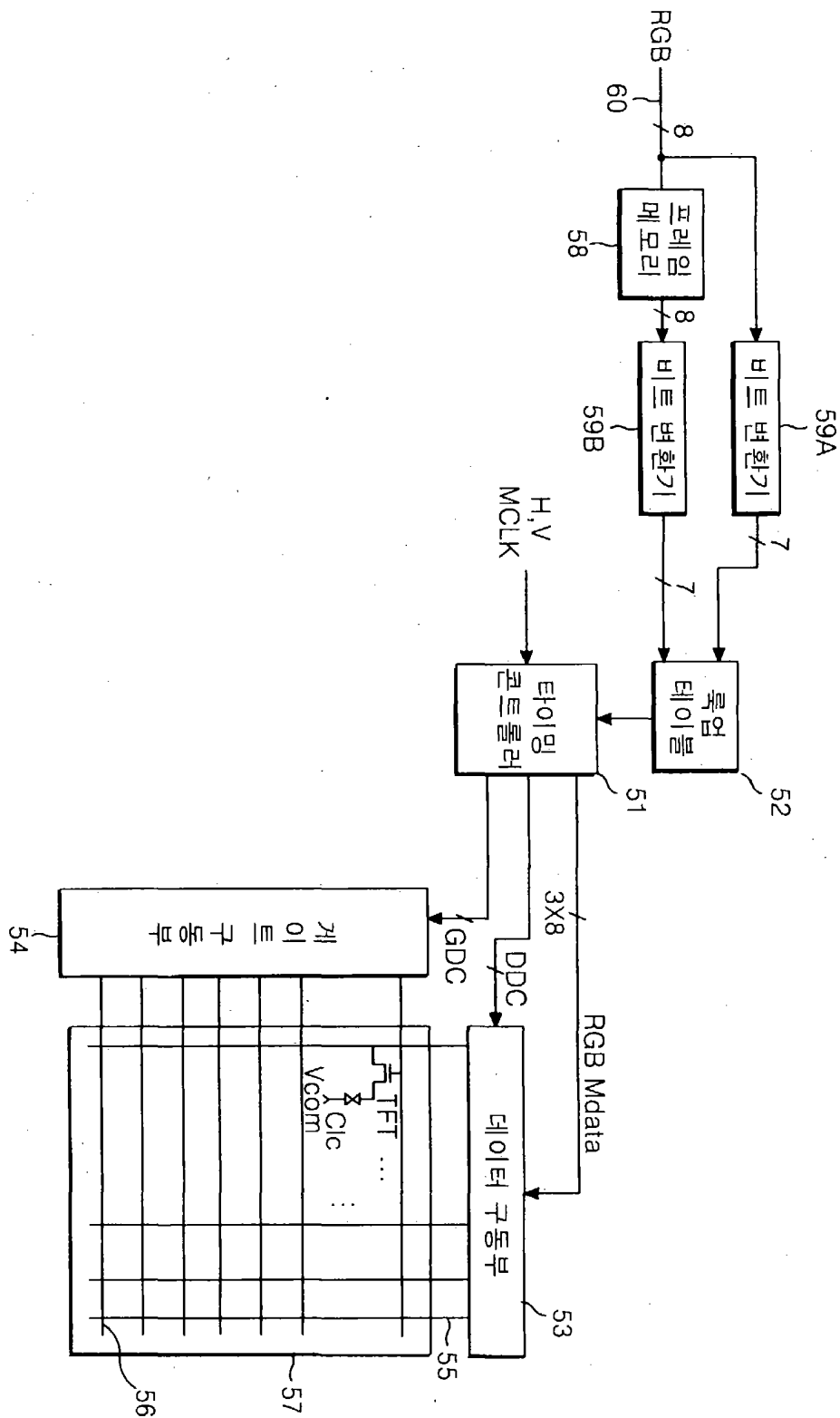
【도 3】



【도 4】

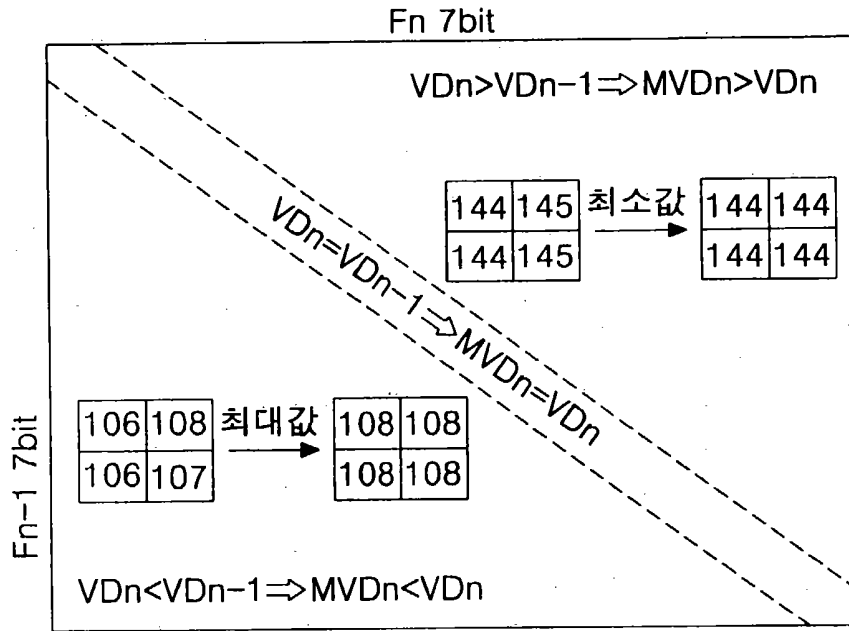


【도 5】

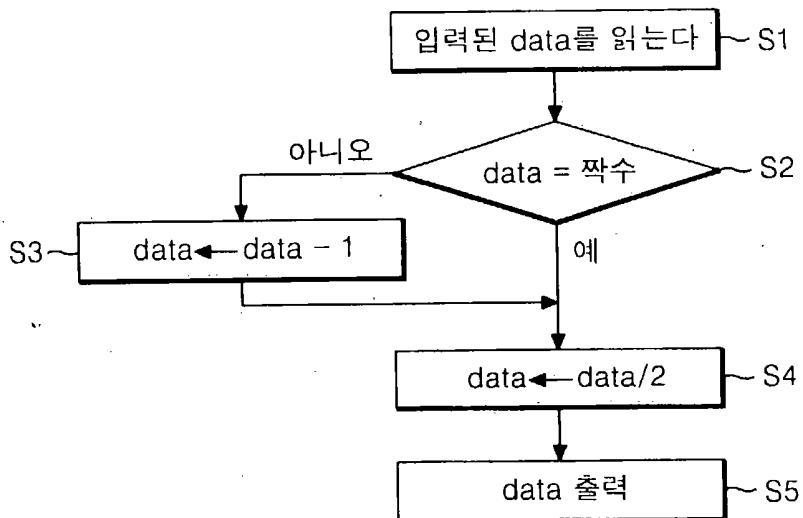




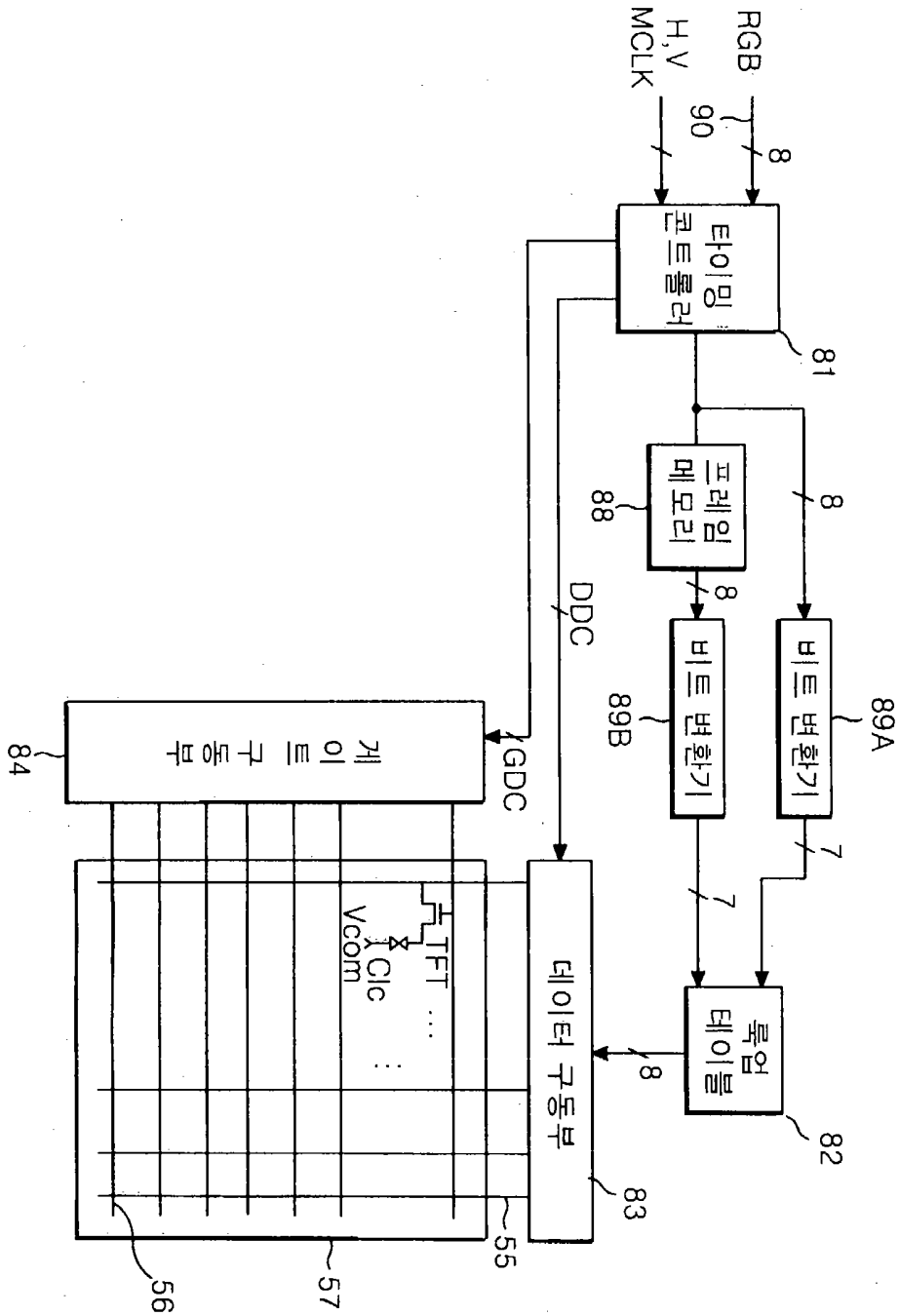
【도 6】



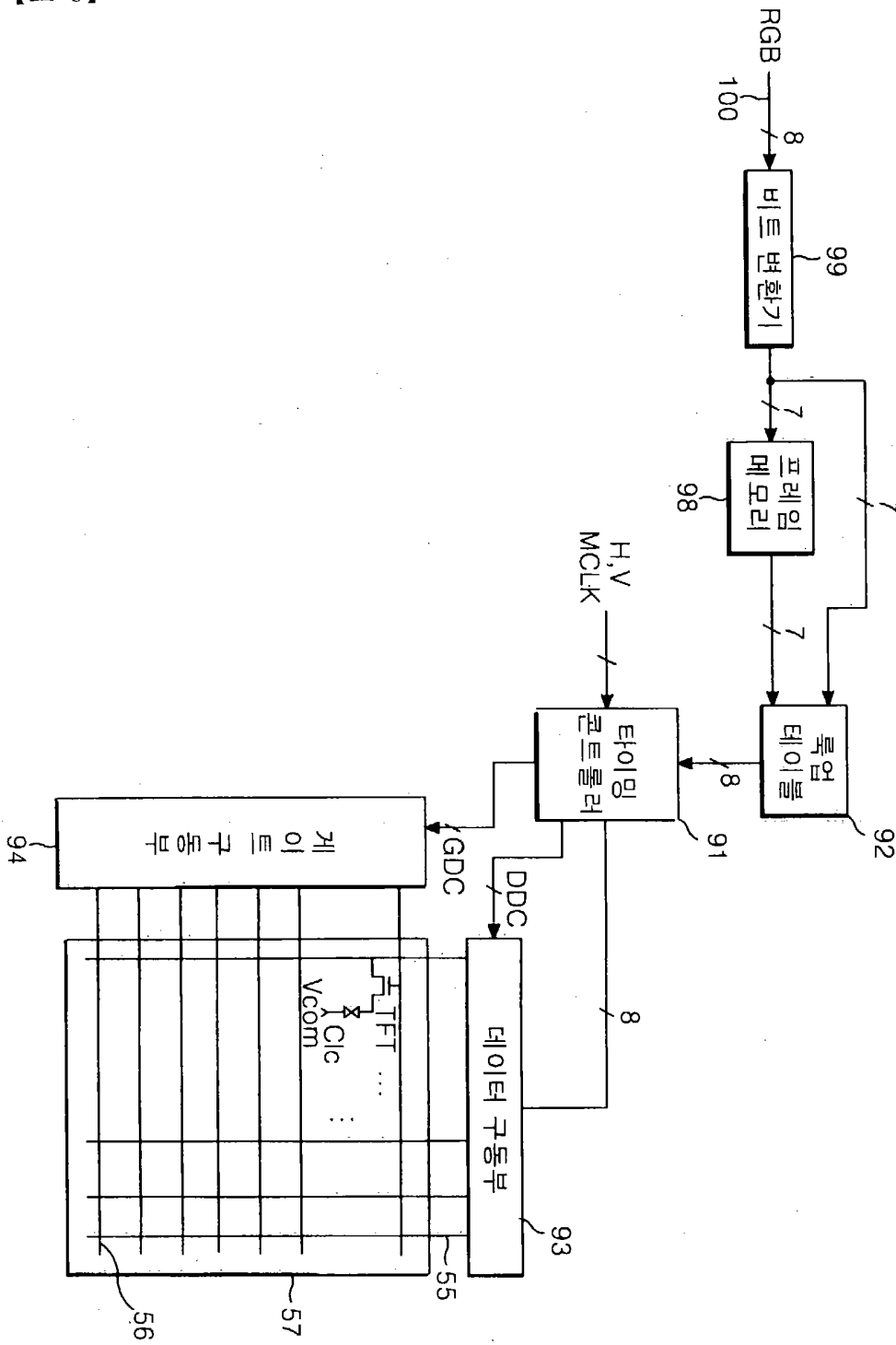
【도 7】



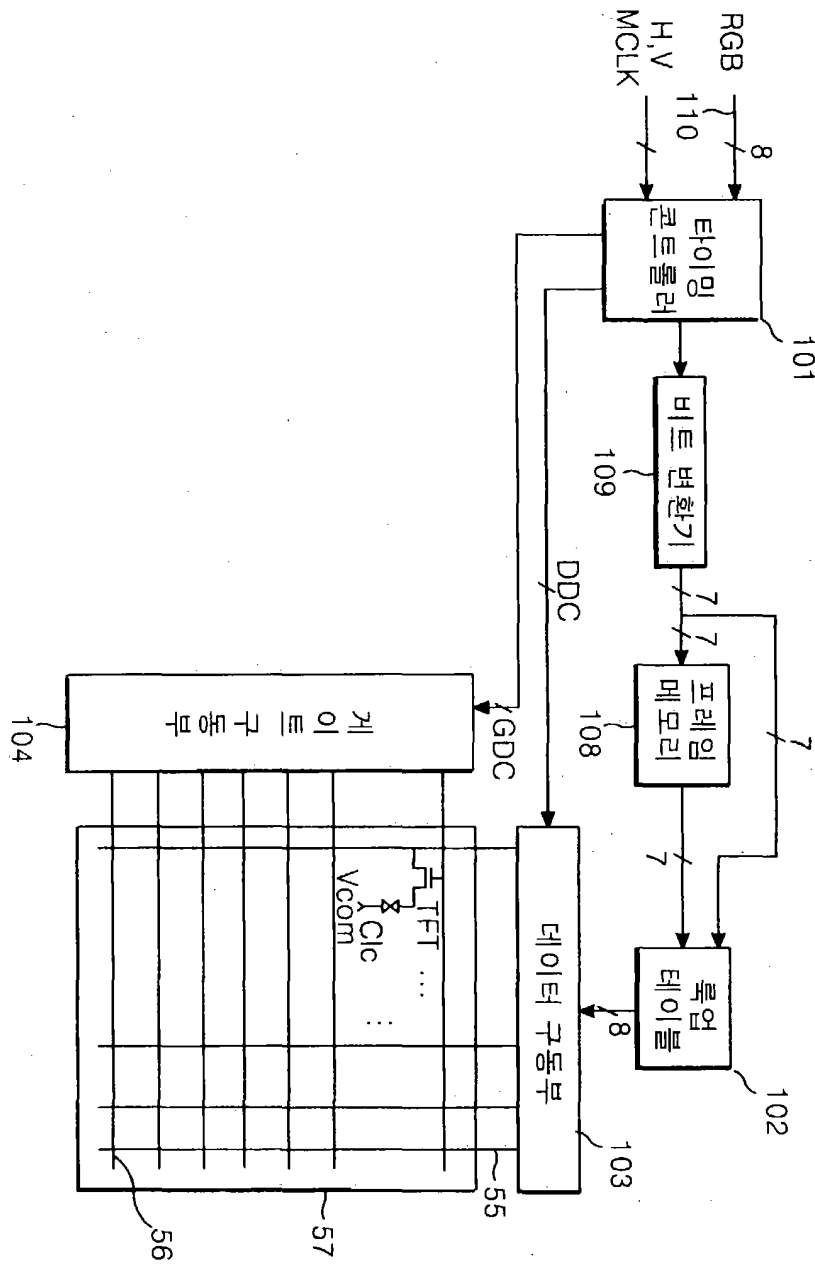
【도 8】



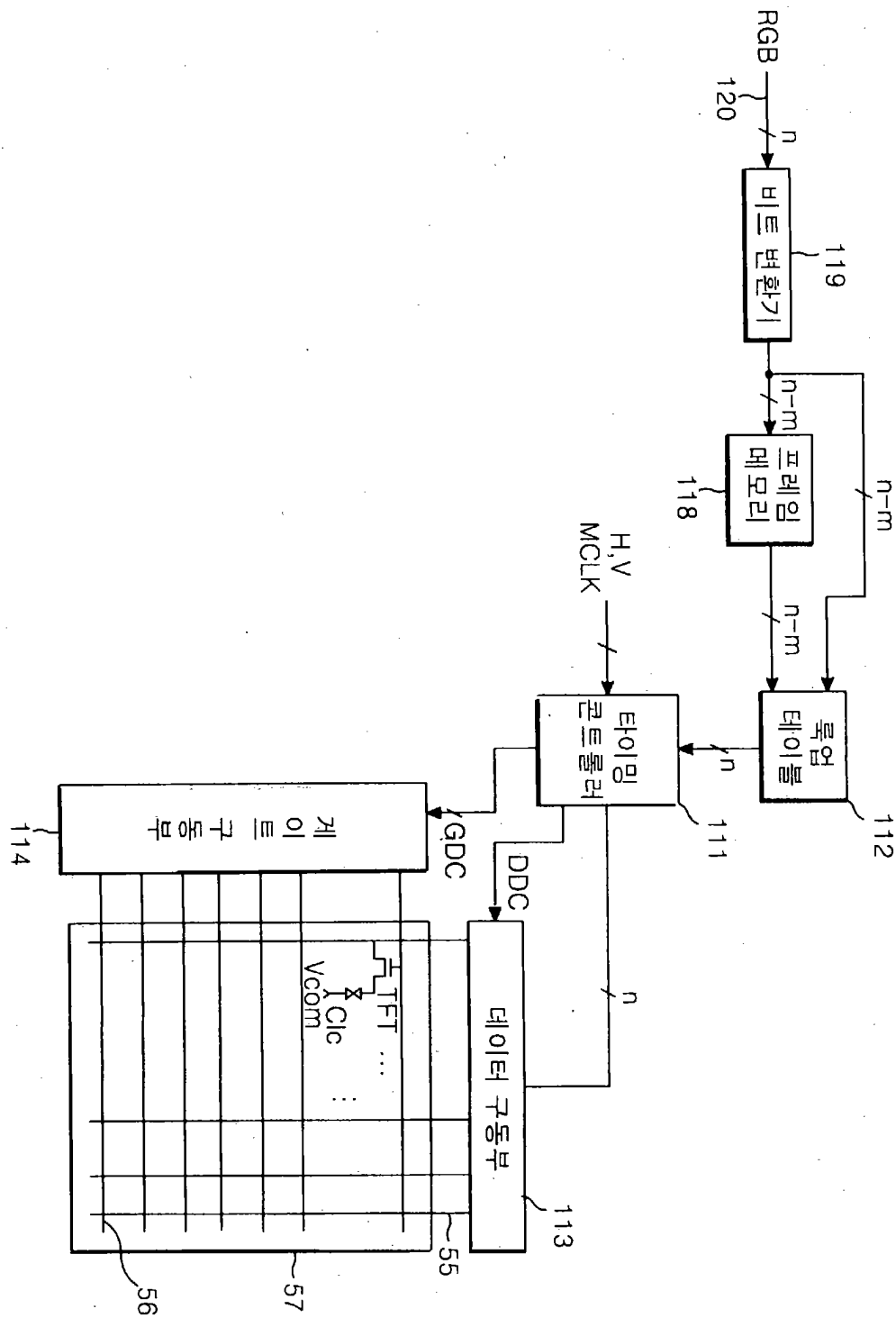
【도 9】



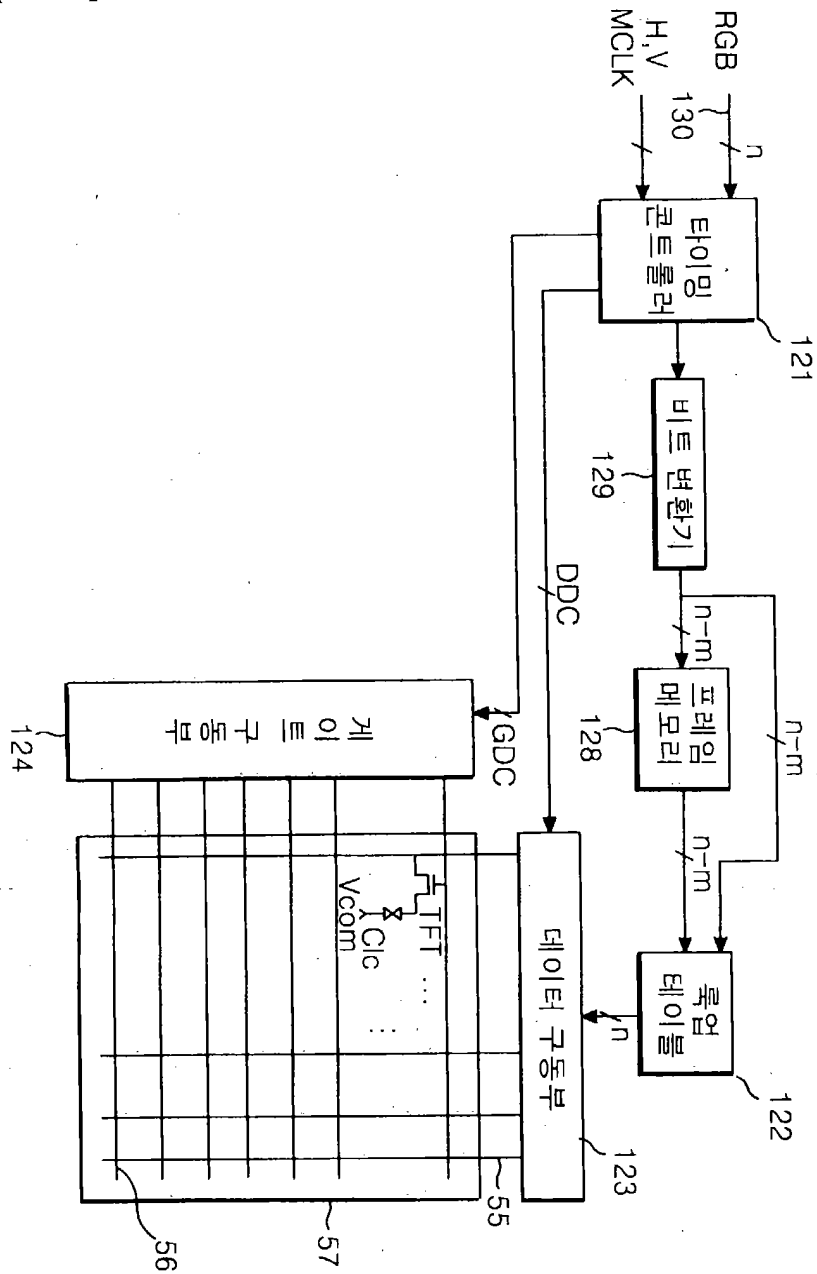
【도 10】



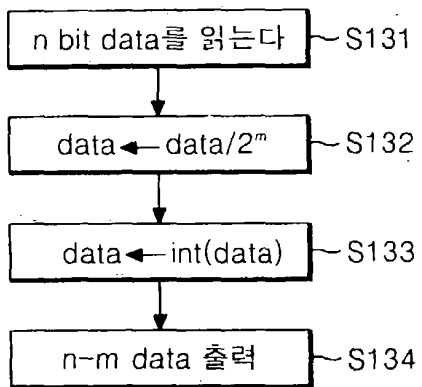
【도 11】



【도 12】



【도 13】



【도 14】

